

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平9-115433

(43) 公開日 平成9年(1997)5月2日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	9/02		H 0 1 J	B
	1/30			B
	31/12			C

審査請求 未請求 請求項の数10 F D (全 16 頁)

(21) 出願番号 特願平7-296017

(22) 出願日 平成7年(1995)10月20日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 小林 辰

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

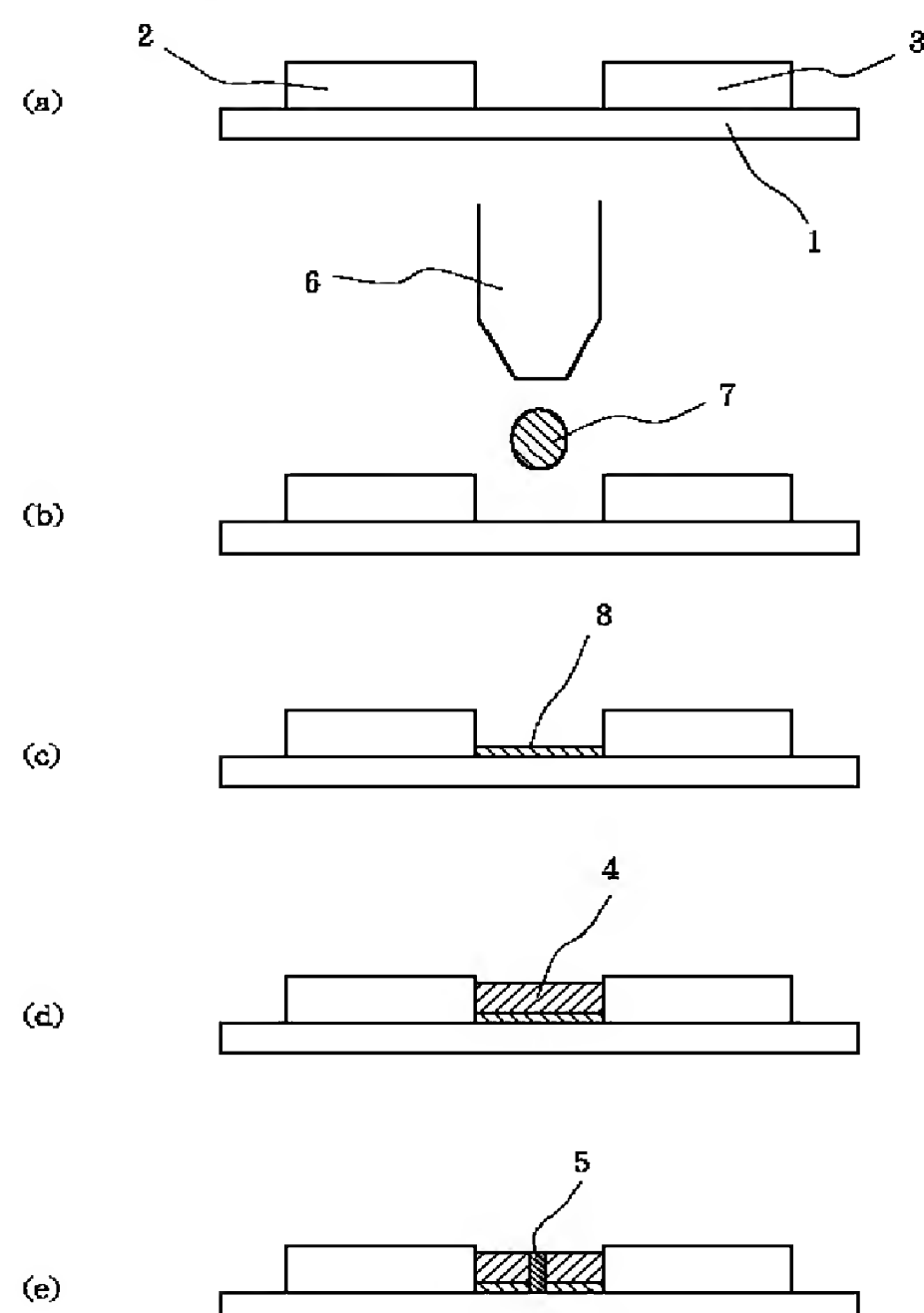
(74) 代理人 弁理士 伊東 哲也 (外1名)

(54) 【発明の名称】 電子放出素子、電子源、表示素子及び画像形成装置の製造方法

(57) 【要約】

【課題】 フォトリソグラフィ技術を用いることなく、電子放出特性に優れた電子放出素子の製造方法並びに該電子放出素子を用いた電子源、表示素子及び画像形成装置の製造方法を提供すること。

【解決手段】 対向する電極間に電子放出部を含む導電性薄膜を形成する電子放出素子の製造方法において、前記導電性薄膜を形成する工程が、無電解メッキの核となる材料を含む溶液を液滴の状態で付与し、次いで前記薄膜の核となる金属塩を含む無電解メッキ溶液浴組成に浸漬して前記薄膜を形成することを特徴とする電子放出素子の製造方法並びに電子源、表示素子及び画像形成装置の製造方法。



【特許請求の範囲】

【請求項1】 対向する電極間に電子放出部を含む導電性薄膜を形成する電子放出素子の製造方法において、前記導電性薄膜を形成する工程が、無電解メッキの核となる材料を含む溶液を液滴の状態で付与し、次いで前記薄膜の核となる金属塩を含む無電解メッキ溶液浴組成に浸漬して前記薄膜を形成することを特徴とする電子放出素子の製造方法。

【請求項2】 前記薄膜の核となる金属塩溶液への浸漬を無電解メッキ溶液浴組成に浸漬する前に行うことを特徴とする請求項1に記載の電子放出素子の製造方法。

【請求項3】 前記電子放出素子が、表面伝導型であることを特徴とする請求項1または2に記載の電子放出素子の製造方法。

【請求項4】 前記液滴の付与工程が、インクジェット方式であることを特徴とする請求項1ないし3のいずれかに記載の電子放出素子の製造方法。

【請求項5】 前記インクジェット方式がピエゾジェット方式であることを特徴とする請求項4に記載の電子放出素子の製造方法。

【請求項6】 前記インクジェット方式がバブルジェット方式であることを特徴とする請求項4に記載の電子放出素子の製造方法。

【請求項7】 請求項1～6の導電性薄膜の形成工程を、複数の対向する電極を有する基板上に連続的に行うことを特徴とする電子放出素子の製造方法。

【請求項8】 電子放出素子と該素子への電圧印加手段を具備する電子源の製造方法であって、該電子放出素子を請求項1ないし7のいずれかに記載の方法で製造したことを特徴とする電子源の製造方法。

【請求項9】 電子放出素子と該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する発光体とを具備する表示素子の製造方法であって、該電子放出素子を請求項1ないし7のいずれかに記載の方法で製造したことを特徴とする表示素子の製造方法。

【請求項10】 電子放出素子と該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する発光体と、外部信号に基づいて該素子へ印加する電圧を制御する駆動回路とを具備する画像形成装置の製造方法であって、該電子放出素子を請求項1ないし7のいずれかに記載の方法で製造したことを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は電子放出素子、電子源、表示素子及び画像形成装置の製造方法に関する。更に詳しくは、導電性薄膜を無電解メッキ法を利用して形成することを特徴とする電子放出素子の製造方法に関する。

【0002】

【従来の技術】従来より、電子放出素子としては大別して熱電子放出素子と冷陰極電子放出素子の2種類が知られている。冷陰極電子放出素子には電界放出型（以下FE型と略す）、金属／絶縁層／金属型（以下MIM型と略す）、表面伝導型（以下SCE型と略す）等の電子放出素子がある。

【0003】FE型電子放出素子の例としては、W. P. Dyke & W. W. Dolan, "Field emission", *Advance in Electron Physics*, 8, 89 (1956)、あるいはC. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976)等に記載のものが知られている。

【0004】また、MIM型電子放出素子の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", *J. Appl. Phys.*, 32, 646 (1961)等に記載のものが知られている。

【0005】そして、SCE型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965)等に記載のものが知られている。

【0006】このうちSCE型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。

【0007】このSCE型電子放出素子としては、SnO₂ 薄膜を用いたもの [M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965)]、Au薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)]、In₂O₃ / SnO₂ 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]、カーボン薄膜によるもの [荒木久 他: 真空、第26巻、第1号、22頁 (1983)] 等が報告されている。

【0008】これらのSCE型電子放出素子の典型的な例として、前述のM. ハートウェルの素子構成を図14に模式的に示す。同図において1は基板である。4は導電性薄膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは、0.5mm～1mm、Wは、0.1mmで設定されている。

【0009】従来、これらのSCE型電子放出素子にお

いては、電子放出を行う前に導電性薄膜4を予め通電フォーミングと呼ばれる通電処理によって電子放出部5を形成するのが一般的である。即ち、通電フォーミングとは前記導電性薄膜4両端に直流電圧あるいは非常にゆっくりとした昇電圧例えば1V／分程度を印加通電し、導電性薄膜を局部的に破壊、変形もしくは変質せしめ、電氣的に高抵抗な状態にした電子放出部5を形成することである。尚、電子放出部5は導電性薄膜4の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述の導電性薄膜4に電圧を印加し、素子に電流を流すことにより、上述の電子放出部5より電子を放出せしめるものである。

【0010】

【発明が解決しようとする課題】しかしながら、上記従来例における導電性薄膜の形成法は、蒸着法、スパッタリング法等の半導体プロセスを主とする方法であるために、大面積に電子放出素子を形成することが困難であった。また、特殊で高価な製造装置を必要とするため、生産コストが高く、且つ生産性が低かった。

【0011】また導電性薄膜4の形成は、有機金属化合物の溶液を基板に塗布・乾燥後、加熱焼成により有機成分を熱分解除去して金属もしくは金属酸化物とすることにより行っていた。このため配線等による基板の凹凸や、有機金属薄膜が比較的結晶化しやすい等の原因により、塗布時の結晶パターンおよび結晶パターンの境界線が残ったり、膜厚や抵抗値が不均一となるといった問題点があった。

【0012】本発明の目的は、かかる従来の製造工程を改善して大面積に電子放出素子を形成することが可能で、電子放出特性に優れた電子放出素子の製造方法を提供することにある。また、本発明の別の目的は、該電子放出素子を用いた電子源、表示素子及び画像形成装置の製造方法を提供することにある。

【0013】

【課題を解決するための手段及び作用】本発明者等は、上述した課題を達成するために鋭意検討した結果、電子放出素子の製造工程において、電極間に形成する電子放出部を含む導電性薄膜を無電解メッキ法を利用して形成することにより、上述の課題を解決することができる本発明を完成するに至った。

【0014】すなわち、本発明の電子放出素子の製造方法は、対向する電極間に電子放出部を含む導電性薄膜を形成する電子放出素子の製造方法において、前記導電性薄膜を形成する工程が、無電解メッキの核となる材料を含む溶液を液滴の状態が付与し、次いで前記薄膜の核となる金属塩を含む無電解メッキ溶液浴組成に浸漬して前記薄膜を形成することを特徴とするものである。

【0015】また、前記導電性薄膜を形成する工程については、前記薄膜の核となる金属塩溶液への浸漬を無電

解メッキ溶液浴組成に浸漬する前に行っても良い。すなわち、無電解メッキの核となる材料を含む溶液を液滴の状態に電極間に付与した後、次いで導電性薄膜の核となる金属塩溶液に浸漬し、更に無電解メッキ金属塩溶液浴に浸漬して前記薄膜を形成する工程としても良い。

【0016】本発明の電子放出素子の製造方法では、特に電子放出素子が表面伝導型であることが好ましい。

【0017】本発明は、該電子放出素子を用いた電子源、表示素子及び画像形成装置の製造方法をも包含する。

【0018】本発明の電子源の製造方法は、電子放出素子と該素子への電圧印加手段を具備する電子源の製造方法であって、該電子放出素子を本発明の前記電子放出素子の製造方法で製造したことを特徴とするものである。

【0019】本発明の表示素子の製造方法は、電子放出素子と該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する発光体とを具備する表示素子の製造方法であって、該電子放出素子を本発明の前記電子放出素子の製造方法で製造したことを特徴とするものである。

【0020】本発明の画像形成装置の製造方法は、電子放出素子と該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する発光体と、外部信号に基づいて該素子へ印加する電圧を制御する駆動回路とを具備する画像形成装置の製造方法であって、該電子放出素子を本発明の前記電子放出素子の製造方法で製造したことを特徴とするものである。

【0021】本発明の電子放出素子の製造方法によれば、生産コストを改善でき、また歩留まりの向上などが達成できる。また、容易に電子放出部形成用薄膜の膜厚や抵抗値を均一にでき、電子放出素子の性能のばらつきを抑えることができる。

【0022】以下に、本発明の電子放出素子の製造方法について詳しく説明する。

【0023】まず、本発明の電子放出素子の製造に用いられる材料について説明する。

【0024】導電性薄膜を構成する材料は、例えばPt、Pd、Ru等の白金族、Au、Ag、Cu、Cr、Ta、Fe、W、Pb、Zn、Sn等の金属、合金あるいは酸化物等の中から、適宜選択される。

【0025】本発明では、導電性薄膜の形成の第1段階として無電解メッキの核となる材料を、液滴の状態に基板上に付与する。この液滴としては、メッキの核となる物質を含み且つ液滴の状態に液滴付与装置6から付与できれば、どのような物質またはどのような状態でも構わないが、一般には、水または溶剤等にメッキの核となる物質を溶解または分散したものが用いられる。具体的には、たとえば塩化第一スズの水溶液が挙げられる。

【0026】また導電性薄膜の核となる金属塩溶液とし

10

20

30

40

50

ては、特に制限されないが、塩化パラジウム溶液が好ましい。

【0027】無電解メッキ溶液浴は、金属塩と還元剤を主成分とする。還元剤には、次亜りん酸ナトリウム、水酸化ほう素ナトリウム、ヒドラジン等が用いられる。

【0028】また主成分の他に、メッキ浴の寿命を長くしたり還元剤の効率を良くしたりするための、様々な補助成分が加えられる。この補助成分としては、pH調整剤、緩衝剤、錯化剤、促進剤および安定剤などが挙げられる。

【0029】まずpH調整剤としては、水酸化ナトリウム、水酸化アンモニウム等の塩基性化合物、無機酸、有機酸等が用いられる。また、緩衝剤はpH変動を抑えるために使用されるもので、クエン酸ナトリウム、酢酸ナトリウム等のオキシカルボン酸、ほう酸、炭酸等の無機塩、有機酸、無機酸のアルカリ塩等がある。

【0030】また錯化剤としては、クエン酸ナトリウム、酢酸ナトリウム、エチレングリコールや、有機酸のアルカリ塩、チオグリコール酸、アンモニア、ヒドラジントリエタノールアミン、エチレンジアミン、グリシン、オルトアミノフェノール、ピリジン等が用いられる。

【0031】促進剤は、メッキの形成速度を促進すると同時に、水素ガスの発生を抑えて金属析出効率を良くするもので、硫化物やフッ化物が用いられている。そして安定剤としては、鉛の塩化物、硫化物、消化物等が例示できる。これらの補助成分は、必ずしも全て加えられる必要はなく、適宜用いられる。

【0032】次に、図2を参照しながら、本発明の電子放出素子の構成について詳述する。絶縁性基板1としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成したSiO₂を積層したガラス基板等およびアルミナ等のセラミックス等があげられる。

【0033】対向する素子電極2および3の材料としては、導電性を有するものであればどのようなものであっても構わないが、電圧印加により電子を放出しやすいものの、すなわち仕事関数の比較的低いもので且つ安定なもの、たとえばPt、Pd、Ru等の白金族、Au、Ag、Cu、Cr、Ta、Fe、W、Pb、Zn、Sn等の金属、合金あるいは金属酸化物等があげられる。

【0034】素子電極間隔L1は数百オングストロームより数百μmであり、素子電極の製法の基本となるフォトリソグラフィ技術、すなわち、露光機の性能とエッチング方法等、および、素子電極間に印加する電圧と電子放出し得る電界強度等により設定されるが、好ましくは数μmより数十μmである。

【0035】素子電極長さW1、素子電極2および3の膜厚dは、電極の抵抗値や、また後述する電子源として用いた場合には、X、Y配線との結線、多数配置された

電子源の配置上の問題より適宜設定される。通常、素子電極長さW1は数μmより数百μmであり、素子電極2および3の膜厚dは数百オングストロームより数μmである。

【0036】なお、図1に示された場合だけでなく、絶縁性基板1上に、導電性薄膜4、対向する素子電極2、3の順に積層することもできる。また製法によっては、対向する素子電極2および3間全てが電子放出部として機能する場合もある。

10 【0037】導電性薄膜4には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は、素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値、電子放出部5の導電性微粒子の粒径および後述する通電フォーミング条件等を考慮して適宜設定されるが、通常は数オングストロームから数千オングストロームの範囲とすることが好ましく、より好ましくは10Åより500Åの範囲とするのが良い。その抵抗値は、R_sが10²から10⁷オーム/□の値である。なおR_sは、厚さがt、幅がwで
20 長さがlの薄膜の抵抗Rを、 $R = R_s \cdot (l/w)$ とおいたときに現れる。本願明細書において、フォーミング処理については、通電処理を例に挙げて説明するが、フォーミング処理はこれに限られるものではなく、膜に亀裂を生じさせて高抵抗状態を形成する処理を包含するものである。

【0038】なおここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、数オングストロームから数千オングストロームの範囲、好ましくは10Åから200Åの範囲である。

【0039】なお、本明細書では頻繁に「微粒子」という言葉を用いるので、その意味について説明する。

【0040】小さな粒子を「微粒子」と呼び、これよりも小さなものを「超微粒子」と呼ぶ。「超微粒子」よりもさらに小さく原子の数が数百個程度以下のものを「クラスター」と呼ぶことは広く行われている。

40 【0041】しかしながら、それぞれの境は厳密なものではなく、どのような性質に注目して分類するかにより変化する。また「微粒子」と「超微粒子」を一括して「微粒子」と呼ぶ場合もあり、本明細書中での記述はこれに沿ったものである。

【0042】「実験物理学講座14 表面・微粒子」（木下是雄 編、共立出版 1986年9月1日発行）では次のように記述されている。

50 【0043】「本稿で微粒子と言うときにはその直径がだいたい2〜3μm程度から10nm程度までとし、特に超微粒子と言うときは粒径が10nm程度から2〜3

nm程度までを意味することにする。両者を一括して単に微粒子と書くこともあってけっして厳密なものではなく、だいたいの目安である。粒子を構成する原子の数が2個から数十～数百個程度の場合はクラスターと呼ぶ」(195ページ 22～26行目)

付言すると、新技術開発事業団の“林・超微粒子プロジェクト”での「超微粒子」の定義は、粒径の下限はさらに小さく、次のようなものであった。

【0044】「創造科学技術推進制度の“超微粒子プロジェクト”(1981～1986)では、粒子の大きさ(径)がおおよそ1～100nmの範囲のものを“超微粒子”(ultra fine particle)と呼ぶことにした。すると1個の超微粒子はおおよそ100～10⁸個くらいの原子の集合体ということになる。原子の尺度でみれば超微粒子は大～巨大粒子である。」

(「超微粒子—創造科学技術—」林主税、上田良二、田崎明 編；三田出版 1988年 2ページ1～4行目)「超微粒子よりさらに小さいもの、すなわち原子が数個～数百個で構成される1個の粒子は、ふつうクラスターと呼ばれる」(同書2ページ12～13行目)。

【0045】上記のような一般的な呼び方をふまえて、本明細書において「微粒子」とは多数の原子・分子の集合体で、粒径の下限は数Å～10Å程度、上限は数μm程度のものを指すこととする。

【0046】電子放出部5は、導電性薄膜4の膜厚および後述する通電処理条件等の製法等に依存しており、適宜設定される。電子放出部5の内部には、数オングストロームから数千オングストロームの粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性薄膜4を構成する材料の元素の一部あるいは全ての元素を含有するものである。

【0047】次に、上述のSCE型電子放出素子の作製方法の一例を図1を示す。

【0048】図1において、1は絶縁性基板、2および3は素子電極、4は導電性薄膜、5は電子放出部、6は液滴付与装置、7は液滴、8は導電性薄膜の核となる層をそれぞれ示す。

【0049】ここで用いられる液滴付与装置6は、任意の液滴を形成できる装置であればどのような装置を用いても構わないが、特に十数ngから数十μgの範囲で液滴量の制御が可能で、且つ数十ng程度以上の微小量の液滴が容易に形成できるバブルジェットまたはピエゾジェット方式の装置が好ましい。

【0050】以下に例として、本発明の無電解メッキ法を利用した電子放出素子の製造方法を、図1に従って説明する。

1 絶縁性基板1を洗剤、純水および有機溶剤により十分に洗浄し、真空蒸着、スパッタリングまたは印刷法等により、絶縁性基板1の面上に素子電極2および3を形成する(図1(a))。

2 絶縁性基板1、素子電極2および3の間に、メッキの核となる液滴7(たとえば塩化第一スズ水溶液)をバブルジェット方式の液滴付与装置6により付与し、乾燥する(図1(b))。この際、液滴7の基板1へのぬれ性によって、薄膜は図2または図3に示すような形状となるが、基板1および素子電極2、3への液滴のぬれ性は等しくなるようにするのが望ましい。

3 上記工程を経た基板を水洗し、更に導電性薄膜の核となる金属塩溶液である塩化パラジウム溶液中に浸漬すると、基板表面に吸着しているSn²⁺がPd²⁺と酸化還元反応を起こして、触媒活性の高い金属パラジウムからなる導電性薄膜の核となる層8が基板表面上に形成される(図1(c))。

4 この基板を無電解メッキ浴中に浸漬し、導電性薄膜4を析出させる(図1(d))。なお、本発明では、導電性薄膜4を形成する工程の無電解メッキ溶液浴組成中に上記3の金属塩溶液を含ませて、無電解メッキと同時に行っても良い。

5 加熱焼成を行い、導電性薄膜4を形成する。

6 素子電極2および3間に、不図示の電源によって、通電フォーミング処理を行い、導電性薄膜4を局所的に破壊、変形もしくは変質せしめ、構造を変化させた電子放出部5を形成する。

【0051】本発明の導電性薄膜の形成工程では、複数の対向する電極を有する基板上に連続的に液滴を付与して、上記3の塩化パラジウム溶液中への浸漬、及び上記4の無電解メッキ浴中への浸漬を行っても良い。

【0052】通電フォーミングの電圧波形の例を図4に示す。

【0053】電圧波形は、パルス波形が好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図4(a)に示した手法と、パルス波高値を増加させながら電圧パルスを印加する図4(b)に示した手法がある。

【0054】図4(a)におけるT1及びT2は電圧波形のパルス幅とパルス間隔である。通常T1は1マイクロ秒～10ミリ秒、T2は、10マイクロ秒～100ミリ秒の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の波形を採用することができる。

【0055】図4(b)におけるT1及びT2は、図4(a)に示したのと同様とすることができる。三角波の波高値(通電フォーミング時のピーク電圧)は、例えば、0.1Vステップ程度ずつ、増加させることができる。

【0056】通電フォーミング処理の終了時期は、パルス間隔T2中に、導電性薄膜4を局所的に破壊、変形し

ない程度の電圧を印加し、電流を測定して検知することができる。例えば0.1V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、1MΩ以上の抵抗を示した時、通電フォーミングを終了させる。7 フォーミングを終えた素子には活性化工程と呼ばれる処理を施すのが好ましい。活性化工程とは、この工程により、素子電流 I_f 、放出電流 I_e が、著しく変化する工程である。

【0057】活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。この雰囲気は例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることができ、具体的には、メタン、エタン、プロパンなど $C_n H_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_n H_{2n}$ 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等

が使用できる。この処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流 I_f 、放出電流 I_e が、著しく変化するようになる。

【0058】活性化工程の終了判定は素子電流 I_f と放出電流 I_e を測定しながら、適宜行う。なお、パルス幅、パルス間隔、パルス波高値などは適宜設定される。

【0059】炭素及び炭素化合物とは、グラファイト（いわゆる高配向性熱分解炭素HOPG、熱分解炭素PG、無定形炭素GC）を包含する、HOPGはほぼ完全なグラファイトの結晶構造、PGは結晶粒が200Å程度で結晶構造がやや乱れたもの、GCは結晶粒が20Å程度になり結晶構造の乱れがさらに大きくなったものを指す。）非晶質カーボン（アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの微結晶の混合物を指す）であり、その膜厚は500Å以下の範囲とするのが好ましく、300Å以下の範囲とするのがより好ましい。

【0060】このような工程を経て得られた電子放出素子は、安定化工程を行うことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器

を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることが出来る。

【0061】前記活性化の工程で、排気装置として油拡散ポンプを用い、これから発生するオイル成分に由来する有機ガスをを用いた場合は、この成分の分圧を極力低く抑える必要がある。真空容器内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で 1×10^{-8} Torr以下が好ましく、さらには 1×10^{-10} Torr以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。このときの加熱条件は80～200℃で5時間以上が望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが必要で、 $1 \sim 3 \times 10^{-7}$ Torr以下が好ましく、さらに 1×10^{-8} Torr以下が特に好ましい。

【0062】安定化工程を行った後の駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として素子電流 I_f 、放出電流 I_e が、安定する。

【0063】上述した工程を経て得られた本発明を適用可能な電子放出素子の基本特性について図5、図6を参照しながら説明する。

【0064】図5は、真空処理装置の一例を示す模式図であり、この真空処理装置は測定評価装置としての機能をも兼ね備えている。図5においても、図2に示した部位と同じ部位には図2に付した符号と同一の符号を付している。図5において、55は真空容器であり、56は排気ポンプである。真空容器55内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基板であり、2及び3は素子電極、4は導電性薄膜、5は電子放出部である。51は、電子放出素子に素子電圧 V_f を印加するための電源、50は素子電極2・3間の導電性薄膜4を流れる素子電流 I_f を測定するための電流計、54は素子の電子放出部より放出される放出電流 I_e を捕捉するためのアノード電極である。53はアノード電極54に電圧を印加するための高圧電源、52は素子の電子放出部5より放出される放出電流 I_e を測定するための電流計である。一例として、アノード電極の電圧を1kV～10kVの範囲とし、アノード電極と電子放出素子との距離Hを2mm～8mmの範囲として測定

を行うことができる。

【0065】真空容器55内には、不図示の真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気中での測定評価を行えるようになっている。排気ポンプ56は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と更に、イオンポンプ等からなる超高真空装置系とにより構成されている。ここに示した電子源基板を配した真空処理装置の全体は、不図示のヒーターにより200度まで加熱できる。従って、この真空処理装置を用いると、前述の通電フォーミング以降の工程も行うことができる。

【0066】図6は図5に示した真空処理装置を用いて測定された放出電流 I_e 、素子電流 I_f と素子電圧 V_f の関係を模式的に示した図である。図6においては、放出電流 I_e が素子電流 I_f に比べて著しく小さいので、任意単位で示している。尚、縦、横軸ともリニアスケールである。

【0067】図6からも明らかなように、本発明を適用可能な表面伝導型電子放出素子は、放出電流 I_e に関して三つの特徴的特性を有する。

【0068】即ち、(i)本素子はある電圧(しきい値電圧と呼ぶ、図6中の V_{th})以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。つまり、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0069】(ii)放出電流 I_e が素子電圧 V_f に単調増加依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0070】(iii)アノード電極54に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。すなわち、アノード電極54に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0071】以上の説明により理解されるように、本発明を適用可能な表面伝導型電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0072】図6においては、素子電流 I_f が素子電圧 V_f に対して単調増加する(以下、「MI特性」という。)例を実線に示した。素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗特性(以下、「VCNR特性」という。)を示す場合もある(不図示)。また、これら特性は、前述の工程を制御することで制御できる。

【0073】本発明を適用可能な電子放出素子の応用例について以下に述べる。本発明を適用可能なSCE型電子放出素子の複数個を基板上に配列すると、例えば電子源あるいは、画像形成装置が構成できる。

【0074】電子放出素子の配列については、種々のも

のが採用できる。

【0075】一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し(行方向と呼ぶ)、この配線と直行する方向(列方向と呼ぶ)で、該電子放出素子の上方に配した制御電極(グリッド電極とも呼ぶ)により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものはいわゆる単純マトリクス配置である。まず単純マトリクス配置について以下に詳述する。

【0076】本発明を適用可能なSCE型電子放出素子については、前述したとおり(i)ないし(iii)の特性がある。即ち、SCE型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と巾で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、SCE型電子放出素子を選択して電子放出量を制御できる。

【0077】以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる電子源について、図7を用いて説明する。図7において、71は電子源基板、72はX方向配線、73はY方向配線である。74はSCE型電子放出素子、75は結線である。尚、SCE型電子放出素子74は、前述した平面型あるいは垂直型のどちらであってもよい。

【0078】m本のX方向配線72は $DX1$, $DX2$, \dots , DXm からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設定される。Y方向配線73は $DY1$, $DY2$, \dots , DYn のn本の配線よりなり、X方向配線72と同様に形成される。これらm本のX方向配線72とn本のY方向配線73との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している(m, nは、共に正の整数)。

【0079】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線72を形成した基板71の全面或は一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0080】SCE型放出素子74を構成する一対の素子電極(不図示)は、m本のX方向配線72とn本のY

10

20

30

40

50

13

方向配線73と、導電性金属等からなる結線75によって電氣的に接続されている。

【0081】配線72と配線73を構成する材料、結線75を構成する材料、結線75を構成する材料、及び一対の素子電極を構成する材料はその構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0082】X方向配線72には、X方向に配列したSCE型放出素子74の行を選択するための走査信号を印加する、不図示の走査信号印加手段が接続される。一方、Y方向配線73には、Y方向に配列したSCE型放出素子74の各列を入力信号に応じて変調するための、不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0083】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0084】このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図8と図9及び図10を用いて説明する。図8は、画像形成装置の表示パネルの一例を示す模式図であり、図9は、図8の画像形成装置に使用される蛍光膜の模式図である。図10はNTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【0085】図8において、71は電子放出素子を複数配した電子源基板、81は電子源基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は支持枠であり、該支持枠82には、リアプレート81、フェースプレート86がフリットガラス等を用いて接続されている。88は外囲器であり、例えば大気中あるいは、窒素中で、400～500度の温度範囲で10分以上焼成することで、封着して構成される。

【0086】74は電子放出素子に相当する。72、73は、SCE型電子放出素子の一対の素子電極と接続されたX方向配線及びY方向配線である。

【0087】外囲器88は上述の如く、フェースプレート86、支持枠82、リアプレート81で構成される。リアプレート81は主に基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要とすることができる。即ち、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82及び基板71で外囲器88を構成しても良い。一方、フェースプレート86、リアプレート81間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を

14

もつ外囲器88を構成することもできる。

【0088】図9は、蛍光膜を示す模式図である。蛍光膜84は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材91と蛍光体92とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。

【0089】ガラス基板83に蛍光体を塗布する方法はモノクローム、カラーによらず、沈殿法、印刷法等が採用できる。蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常、「フィルミング」と呼ばれる）を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0090】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外周側に透明電極（不図示）を設けてもよい。

【0091】前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

【0092】図8に示した画像形成装置は、例えば以下のようにして製造される。

【0093】外囲器88は、前述の安定化工程と同様に、適宜加熱しながら、イオンポンプ、ソーブションポンプなどのオイルを使用しない排気装置により不図示の排気管を通じて排気し、 10^{-7} Torr程度の真空度の有機物質の十分少ない雰囲気にした後、封止が成される。外囲器88の封止後の真空度を維持するために、ゲッター処理をおこなうこともできる。これは、外囲器88の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器88内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、たとえば 1×10^{-5} ないしは 1×10^{-7} Torrの真空度を維持するものである。ここで、SCE型電子放出素子のフォーミング処理以降の工程は、適宜設定できる。

1 5

【 0 0 9 4 】次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行う為の駆動回路の構成例について、図10を用いて説明する。図10において、101は画像表示パネル、102は走査回路、103は制御回路、104はシフトレジスタである。105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、VxおよびVaは直流電圧源である。

【 0 0 9 5 】表示パネル101は、端子Dox1ないしDoxm、端子Doy1ないしDoy n、及び高圧端子Hvを介して外部の電気回路と接続している。端子Dox1ないしDoxmには、表示パネル内に設けられている電子源、即ち、M行N列の行列状にマトリクス配線されたSCE型電子放出素子群を一行（N素子）ずつ順次駆動する為の走査信号が印加される。

【 0 0 9 6 】端子Dy1ないしDy nには、前記走査信号により選択された一行のSCE型電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子Hvには、直流電圧源Vaより、例えば10K[V]の直流電圧が供給されるが、これはSCE型電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為に加速電圧である。

【 0 0 9 7 】走査回路102について説明する。同回路は、内部にM個のスイッチング素子を備えたもので（図中、S1ないしSmで模式的に示している）ある。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子Dx1ないしDxmと電氣的に接続される。S1ないしSmの各スイッチング素子は、制御回路103が出力する制御信号Ts canに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせる事により構成する事ができる。

【 0 0 9 8 】直流電圧源Vxは、本例の場合にはSCE型電子放出素子の特性（電子放出しきい値電圧）に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するように設定されている。

【 0 0 9 9 】制御回路103は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対してTs canおよびTs ftおよびTmryの各制御信号を発生する。

【 0 1 0 0 】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜

1 6

上、Tsync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【 0 1 0 1 】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路103より送られる制御信号Ts ftに基づいて動作する（すなわち、制御信号Ts ftは、シフトレジスタ104のシフトクロックであると言うこともできる）。シリアル／パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当）のデータは、Id1ないしId nのN個の並列信号として前記シフトレジスタ104より出力される。

【 0 1 0 2 】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路103より送られる制御信号Tmryに従って適宜Id1ないしId nの内容を記憶する。記憶された内容は、I'd1ないしI'd nとして出力され、変調信号発生器107に入力される。

【 0 1 0 3 】変調信号発生器107は、前記画像データI'd1ないしI'd nの各々に応じて、表面電動型電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子Doy1ないしDoy nを通じて表示パネル101内のSCE型電子放出素子に印加される。

【 0 1 0 4 】前述したように、本発明を適用可能な電子放出素子は放出電流Ieに対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値以下の電圧を印加しても電子放出は生じないが、電子放出しきい値の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させることにより出力電子ビームの強度を制御する事が可能である。また、パルスの幅Pwを変化させる事により出力される電子ビームの電荷の総量を制御する事が可能である。

【 0 1 0 5 】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスが発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【 0 1 0 6 】パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスが発生し、入力されるデータに応じて適宜電圧パルス

17

の幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0107】シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行われれば良いからである。

【0108】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これは106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば、高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面電動型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0109】アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（VCO）を採用でき、必要に応じてSCE型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0110】このような構成をとり得る本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子 $D \times 1$ ないし $D \times m$ 、 $D \times y 1$ ないし $D \times y n$ を介して電圧を印加することにより、電子放出が生ずる。高圧端子Hvを介して、メタルバック85、あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

【0111】ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式をあげたが、入力信号はこれに限られるものではなく、PAL、SECAM方式などの他、これよりも、多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式をも採用できる。

【0112】次に、はしご型配置の電子源及び画像形成装置について図11、図12を用いて説明する。

【0113】図11は、はしご型配置の電子源の一例を

18

示す模式図である。図11において、110は電子源基板、111は電子放出素子である。112、 $D \times 1 \sim D \times 10$ は、電子放出素子111を接続するための共通配線である。電子放出素子111は、基板110上に、X方向に並列に複数個配されている（これを素子行と呼ぶ）。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線 $D \times 2 \sim D \times 9$ は、例えば $D \times 2$ 、 $D \times 3$ を同一配線とすることもできる。

【0114】図12は、はしご型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。120はグリッド電極、121は電子が通過するための空孔、122は $D \times 1$ 、 $D \times 2$ 、 \dots 、 $D \times m$ よりなる容器外端子である。123はグリッド電極120と接続された $G 1$ 、 $G 2$ 、 \dots 、 $G n$ からなる容器外端子、124は各素子行間の共通配線を同一配線とした電子源である。図12においては、図8、11に示した部位と同じ部位には、これらの図に付したのと同じ符号を付している。ここに示した画像形成装置と図8に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板110とフェースプレート86の間にグリッド電極120を備えているか否かである。

【0115】図12においては、基板110とフェースプレート86の間には、グリッド電極120が設けられている。グリッド電極120は、SCE型放出素子から放出された電子ビームを変調するためのものであり、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の空孔が設けられている。グリッドの形状や設置位置は図12に示したものに限定されるものではない。例えば、空孔としてメッシュ状に多数の通過口を設けることもでき、グリッドをSCE型放出素子の周囲や近傍に設けることもできる。

【0116】容器外端子122およびグリッド容器外端子123は、不図示の制御回路と電気的に接続されている。

【0117】本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0118】発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることもできる。

10

20

30

40

50

【 0 1 1 9 】

【実施例】以下に、実施例をあげて、本発明をさらに詳述する。

【 0 1 2 0 】実施例 1

多数の電子放出素子をはしご上に配列形成して、はしご型配置の電子源を作製した。

【 0 1 2 1 】個々の素子の作製法及び構成は、図 1、2 と基本的に同じである。また図 1 3 には、本実施例の電子源作製に用いた、同一材料からなるはしご状配線と素子電極を有する基板を示す。

【 0 1 2 2 】なお、図 1 及び図 2 において同じ記号で示したものは同じものを示す。ここで 1 は基板、2 及び 3 は素子電極、4 は導電性薄膜、5 は電子放出部、6 は液滴付与装置、7 は液滴、そして 8 は導電性薄膜の核となる層である。また図 1 3 において、1 3 1 は絶縁性基板、1 3 2 ははしご状配線及び素子電極、1 3 3 は液滴が付与される位置を示す。

【 0 1 2 3 】以下に、電子源の作製方法を図 1、2 及び 1 3 により工程順に従って具体的に説明する。

工程 - a

清浄化した青板ガラス上に厚さ 0. 5 μ m のシリコン酸*

テトラアンミンパラジウムクロライド

EDTA ナトリウム塩

アンモニア

ヒドラジン

温度

1 M の溶液を無電解メッキ反応液 1 L に対して 8 ml / h r

* 化膜をスパッタ法で形成した基板 1 上に、真空蒸着により厚さ 5 0 \AA の Cr、厚さ 6 0 0 0 \AA の Au を順次積層した後、ホトレジスト (AZ 1 3 7 0 ヘキスト社製) をスピナーにより回転塗布、ベークした後、ホトマスク像を露光、現像して、はしご状配線及び素子電極 1 3 2 のレジストパターンを形成し、Au / Cr 堆積膜をウェットエッチングして、所望の形状のはしご状配線及び素子電極 1 3 2 を形成した。(素子電極間隔 $L_1 = 2 \mu$ m)

10 工程 - b

バブルジェット方式のインクジェット装置 (Canon 製 BJ - 1 0 V) を用いて、素子電極 2、3 間に 0. 2 wt % の塩化第一スズ水溶液を液滴の状態が付与し (図 1 (b))、乾燥した。更に上記工程を経た基板を塩化パラジウム溶液中に浸漬し、導電性薄膜の核となる金属パラジウムの層 8 (厚さ 0. 1 μ m) を形成した (図 1 (c))。更に以下の組成の無電解メッキ浴に浸漬し、金属パラジウムの薄膜を厚くした (厚さ 2. 1 μ m)。

【 0 1 2 4 】

20 【表 1】

7. 5 g / L

8. 0 g / L

2 8 0 g / L

3 0 $^{\circ}$ C

工程 - c

上記工程を経た基板を大気中 3 0 0 $^{\circ}$ C で 2 0 分間焼成し、Pd を PdO に酸化し、PdO の微粒子からなる導電性薄膜 4 を形成した。形成した導電性薄膜の抵抗値は、 R_s が $5 \times 1 0^4 \Omega / \square$ の値であった。なおここで述べる微粒子膜とは、前述したように複数の微粒子が集合した膜であり、その微細構造として微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接あるいは重なり合った状態 (島状も含む) の膜をさす。

【 0 1 2 5 】以上の工程により、絶縁性基板 1 3 1 (図 1 3) 上にはしご状配線及び素子電極 1 3 2 (図 1 3)、導電性薄膜 4 (図 1) 等を形成した。

【 0 1 2 6 】次に、以上のようにして作製した電子源を用いて画像形成装置を構成した例を、図 1 2 に基づき説明する。

【 0 1 2 7 】上記のようにして多数の SCE 型電子放出素子を作製した電子源 1 2 4 をリアプレート 8 1 上に固定した後、基板 1 1 0 の 5 mm 上方に、フェースプレート 8 6 (ガラス基板 8 3 の内面に蛍光膜 8 4 とメタルバック 8 5 が形成されて構成される。図 8 参照) を支持棒 8 2 を介して配置し、フェースプレート 8 6、支持棒 8 2、リアプレート 8 1 の接合部にフリットガラスを塗布し、大気中あるいは窒素雰囲気中で 4 0 0 $^{\circ}$ C ~ 4 5 0 $^{\circ}$ C ※ 50

※ で 1 0 分以上焼成することで封着した。またリアプレート 8 1 への基板 1 1 0 の固定もフリットガラスで行った。1 1 1 は電子放出素子、1 2 2 及び 1 2 3 はそれぞれ X 方向および Y 方向の配線である。

【 0 1 2 8 】蛍光膜 8 4 は、モノクロームの場合は蛍光体のみから成るが、本実施例では蛍光体として図 9 (a) に示すストライプ形状を採用し、先にブラックストライプを形成し、その間隙部に各色蛍光体を塗布し、蛍光膜 8 4 を作製した。ブラックストライプの材料として通常良く用いられている黒鉛を主成分とする材料を用いた。

【 0 1 2 9 】また、蛍光膜 8 4 の内面側には通常メタルバック 8 5 が設けられる。メタルバック 8 5 は、蛍光膜 8 4 作製後、蛍光膜 8 4 の内面側表面の平滑化处理 (通常フィルミングと呼ばれる) を行い、その後、A 1 を真空蒸着することで作製した。フェースプレート 8 6 には、更に蛍光膜 8 4 の導電性を高めるため、蛍光膜 8 4 の外面側に透明電極 (不図示) が設けられる場合もあるが、本実施例ではメタルバック 8 5 のみで十分な導電性が得られたので省略した。

【 0 1 3 0 】封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行った。

21

【0131】以上のようにして完成したガラス容器（外囲器）内の雰囲気（不図示）を通じて真空ポンプにて排気し、十分な真空度（ 10^{-6} Torr）に達した後、容器外端子Dox1～DoxmとDoy1～Doy_nを通じ、電子放出素子111の電極2及び3間（図1）にパルス電圧（図4、パルス波高値5V、T1=1m秒、T2=10m秒、60秒間）を印加し、導電性薄膜4（図1）に通電処理（フォーミング処理）を施すことにより電子放出部5を形成した。

【0132】このように作製された電子放出部5は、パラジウム元素を主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は30Åであった。次に、 10^{-6} Torr程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し、外囲器の封止を行った。

【0133】最後に、封止後の真空度を維持するためにゲッター処理を行った。これは、封止を行う直前に、高周波加熱等の加熱法により、画像形成装置内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターとしてはBa等を主成分とした。

【0134】以上のように完成した本発明のて画像表示装置において、各電子放出素子に不図示の信号発生手段より容器外端子Dox1～Doxm、Doy1～Doy_nを通じて走査信号および変調信号それぞれを印加することにより電子放出させ、高圧端子Hvを通じてメタルバック96に数kV以上の高圧を印加、電子ビームを加速して蛍光膜84に衝突させ、励起・発光させることによって画像を表示した。

【0135】この時、パラジウム元素を主成分とする微粒子の、不均一性に伴う輝度ムラや無発光点等は観測されなかった。また、電子放出効率 $\eta=0.04\%$ であった。

【0136】実施例2

実施例1と同様にして、工程bにおける液滴付与装置をピエゾジェット方式のインクジェット装置（EPSON製MJ-500V2）に変更し、画像形成装置を作製した。輝度ムラや無発光点等は観測されなかった。また、電子放出効率 $\eta=0.038\%$ であった。

【0137】

【発明の効果】本発明の電子放出素子作製方法により、容易に且つ簡便な装置を用いて、低コストで生産性が高く、しかも基板の凹凸が少なく有機金属薄膜が結晶化しにくい電子放出素子を作製できた。本発明により形成した導電性薄膜のシート抵抗値のばらつきは5%以内に抑えられ、フォーミング時及び電子放出時の複数素子間のばらつきも従来より小さくすることが出来た。更に画像形成装置とした場合には、輝度むらや電子放出部の欠陥による不良品を少なくすることができた。

【図面の簡単な説明】

22

【図1】 本発明の適用可能なSCE型電子放出素子の作製方法を示す模式図。

【図2】 本発明の適用可能なSCE型電子放出素子の構成を示す模式的平面図および断面図。

【図3】 本発明のSCE型電子放出素子の構成を示す模式図。

【図4】 本発明の適用可能な表面伝導型電子放出素子の製造に際して採用できる通電フォーミングの処理における電圧波形の一例を示す模式図。

【図5】 測定評価機能を備えた真空処理装置の一例を示す模式図。

【図6】 本発明の適用可能な表面伝導型電子放出素子についての放出電流I_e、素子電流I_fと素子電圧V_fの関係の一例を示すグラフ。

【図7】 本発明の適用可能な単純マトリクス配置した電子源の一例を示す模式図。

【図8】 本発明の適用可能な画像形成装置の表示パネルの一例を示す模式図。

【図9】 蛍光膜一例を示す模式図。

【図10】 画像形成装置にNTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図。

【図11】 本発明の適用可能な梯子配置の電子源の一例を示す模式図。

【図12】 本発明の適用可能な画像形成装置の表示パネルの一例を示す模式図。

【図13】 実施例1で用いたはしご状配線及び素子電極を有する基板。

【図14】 従来のSCE型電子放出素子。

【図15】 従来のSCE型電子放出素子の作製方法。

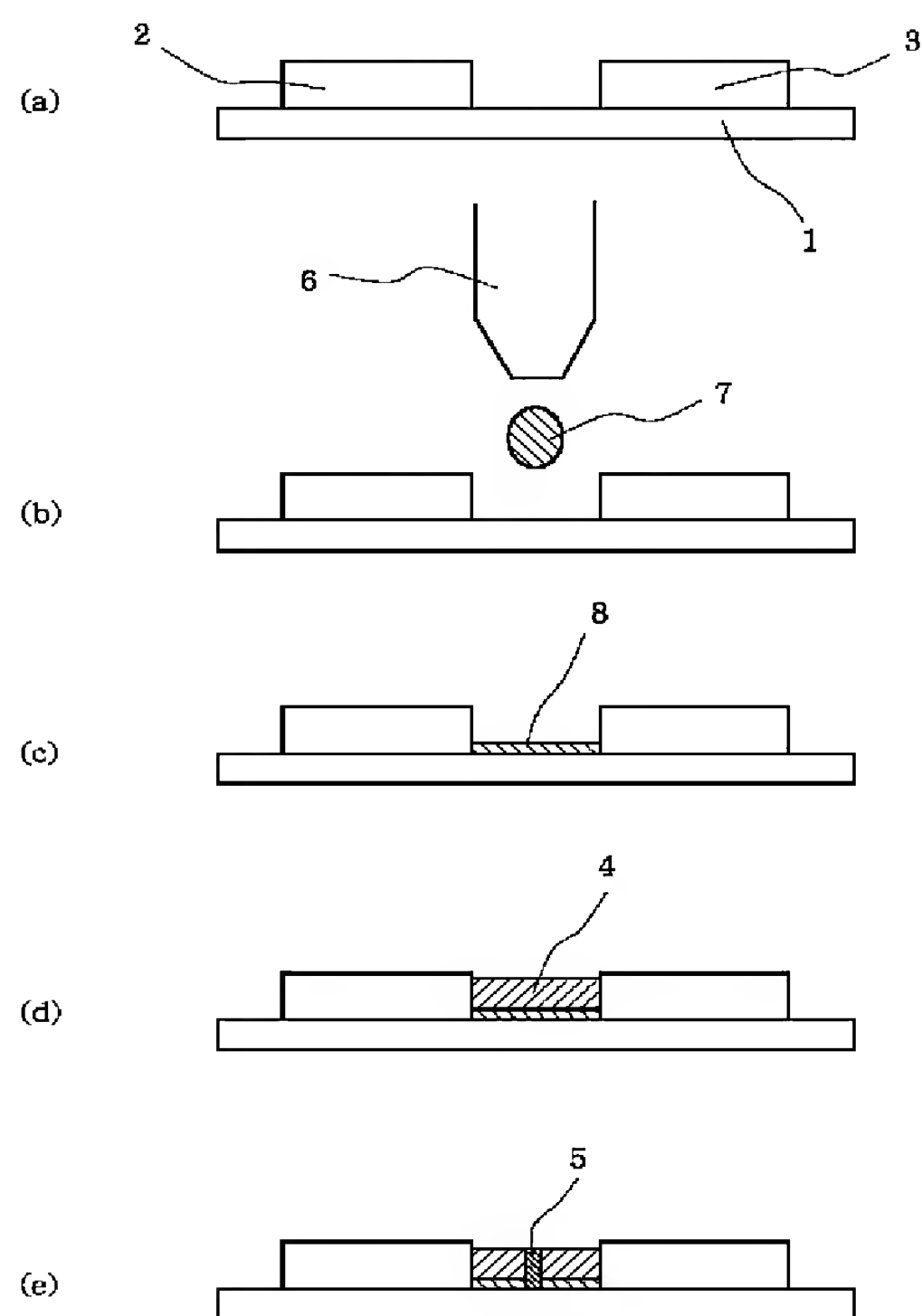
【符号の説明】

1：基板、2、3：素子電極、4：導電性薄膜、5：電子放出部、6：液滴付与装置（バブルジェット等のインクジェット装置）、7：液滴、8：導電性薄膜の核となる層、50：素子電極2、3間の導電性薄膜4を流れる素子電流I_fを測定するための電流計、51：電子放出素子に素子電圧V_fを印加するための電源、52：素子の電子放出部5より放出される放出電流I_eを測定するための電流計、53：アノード電極54に電圧を印加するための高圧電源、54：素子の電子放出部5より放出される放出電流I_eを捕捉するためのアノード電極、55：真空装置、56：排気ポンプ、71：電子源基板、72：X方向配線、73：Y方向配線、74：表面伝導型電子放出素子、75：結線、81：リアプレート、82：支持棒、83：ガラス基板、84：蛍光膜、85：メタルバック、86：フェースプレート、87：高圧端子、88：外囲器、91：黒色導電材、92：蛍光体、93：ガラス基板、101：表示パネル、102：走査回路、103：制御回路、104：シフトレジスタ、105：ラインメモリ、106：同期信号分離回路、10

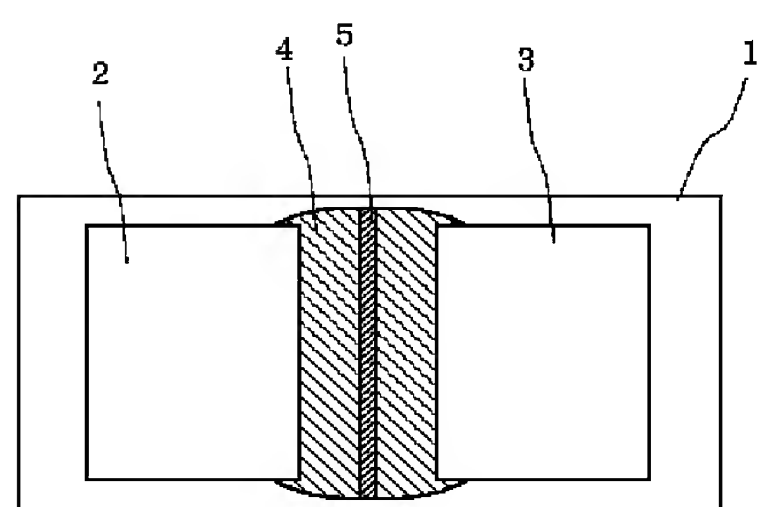
23

7 : 変調信号発生器、V_xおよびV_a : 直流電圧源、110 : 電子源基板、111 : 電子放出素子、112 : D_{x1}～D_{x10}は、前記電子放出素子を配線するための共通配線、120 : グリッド電極、121 : 電子が通過するための空孔、122 : D_{o1}, D_{o2}, . . .

【图 1】



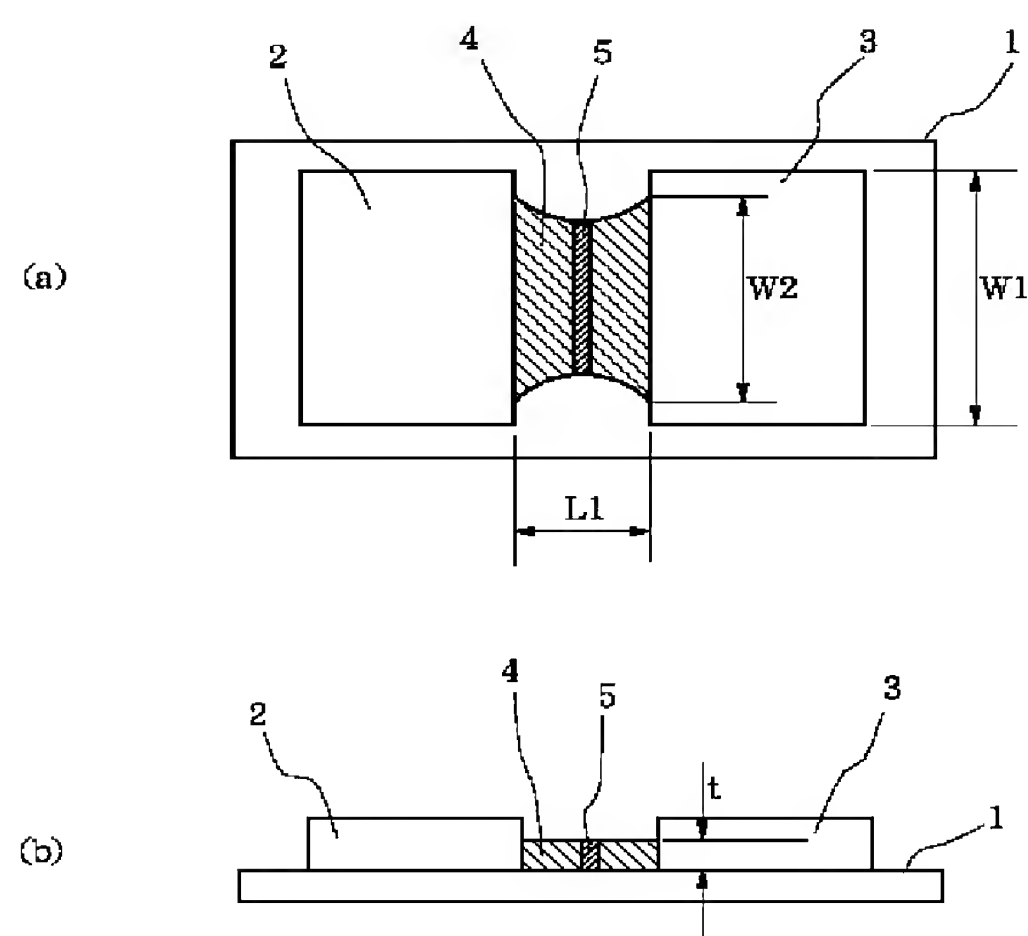
【图3】



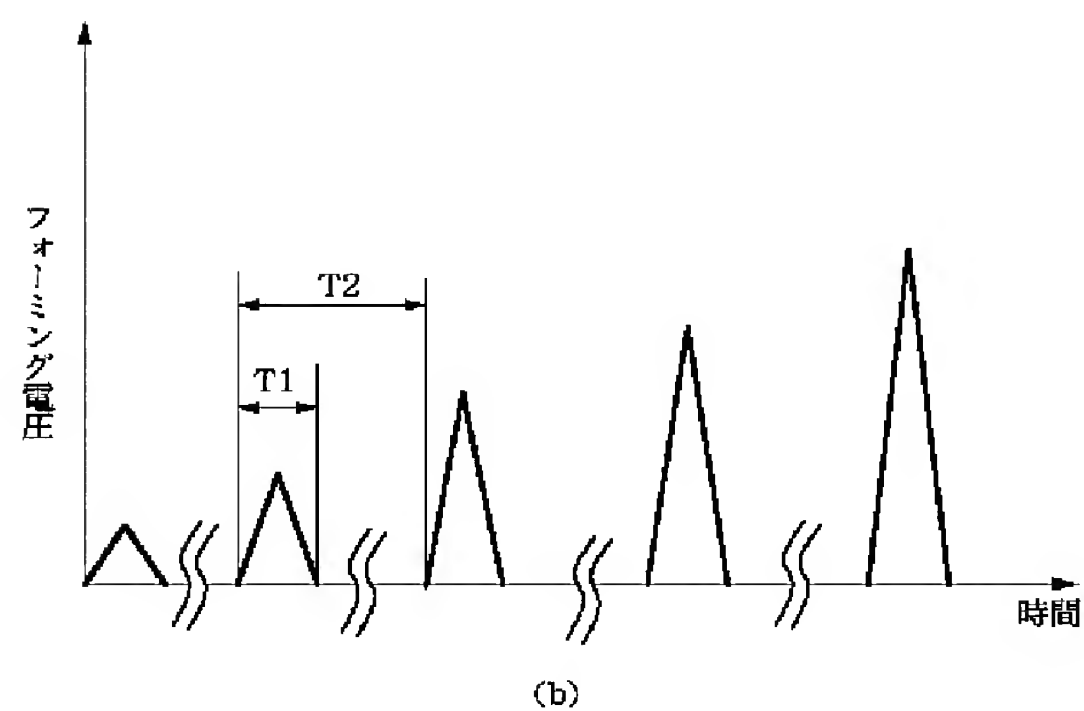
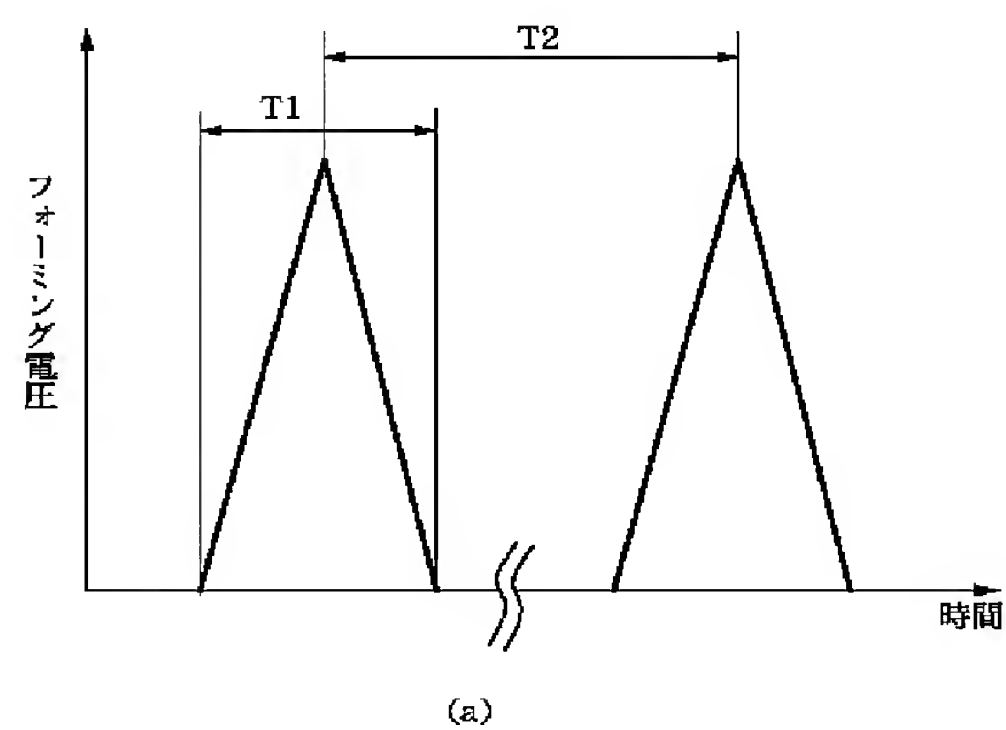
24

D_o×mよりなる容器外端子、123：グリッド電極120と接続されたG1、G2、124：電子源、131：絶縁性基板、132：はしご状配線及び素子電極、133：液滴付与位置。

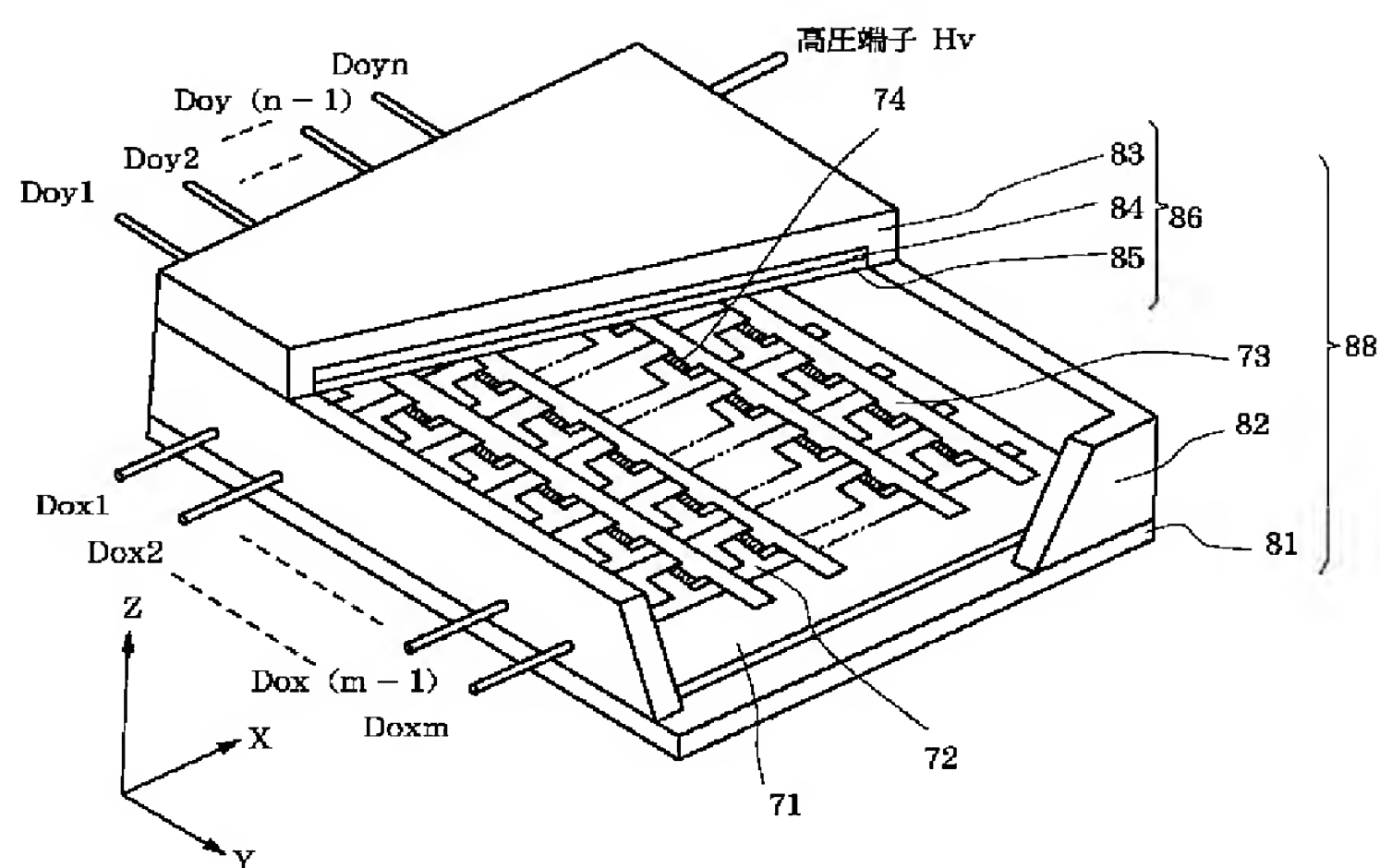
【図2】



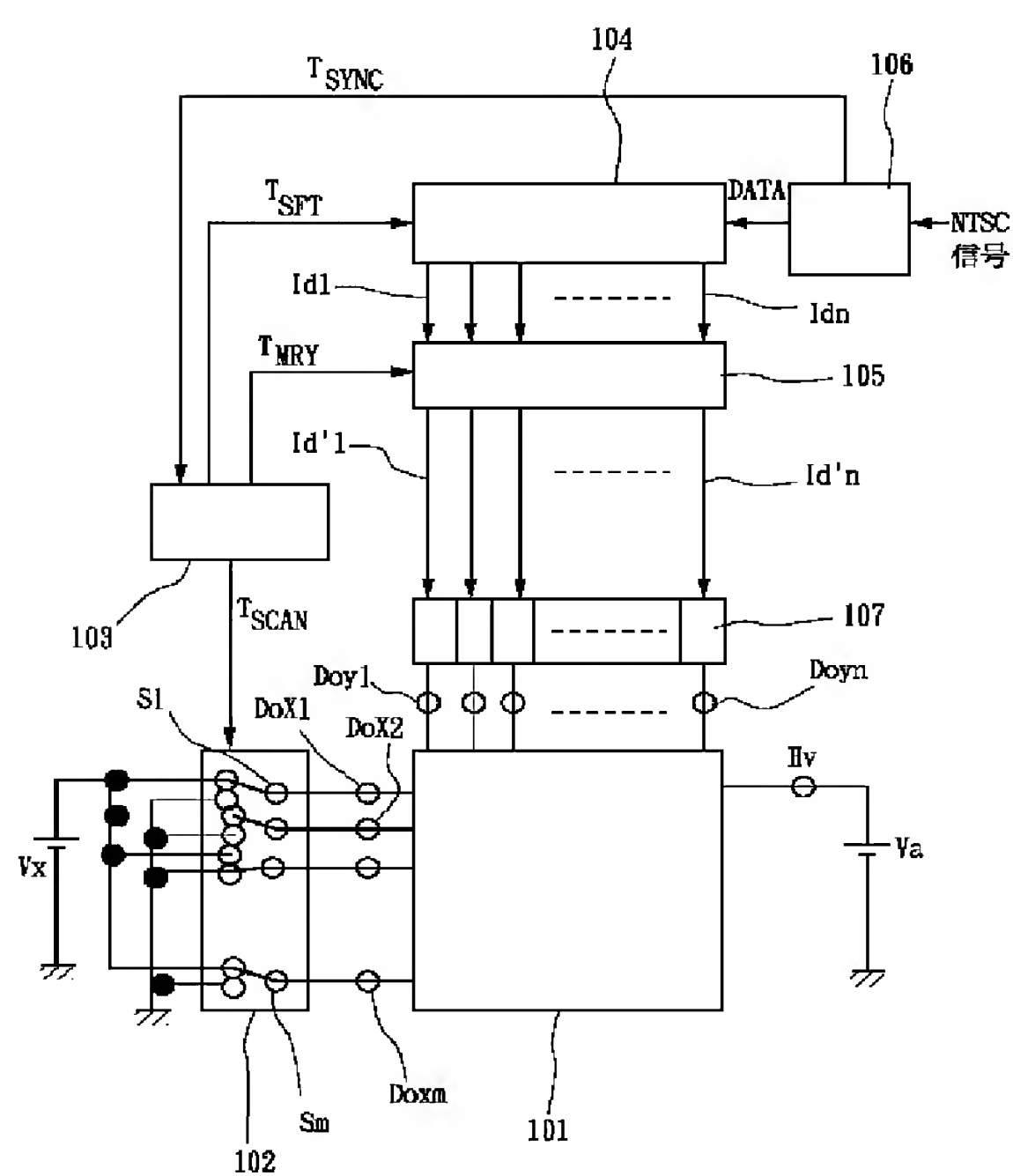
【图4】



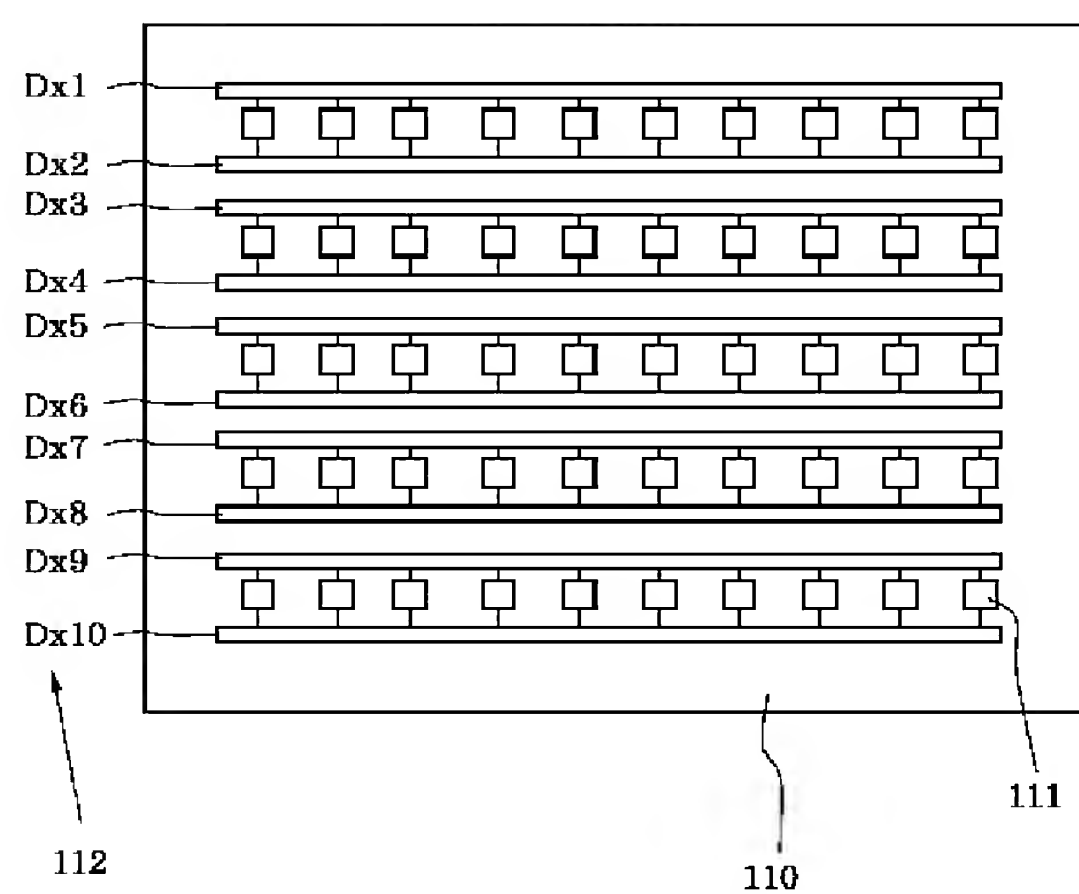
【図8】



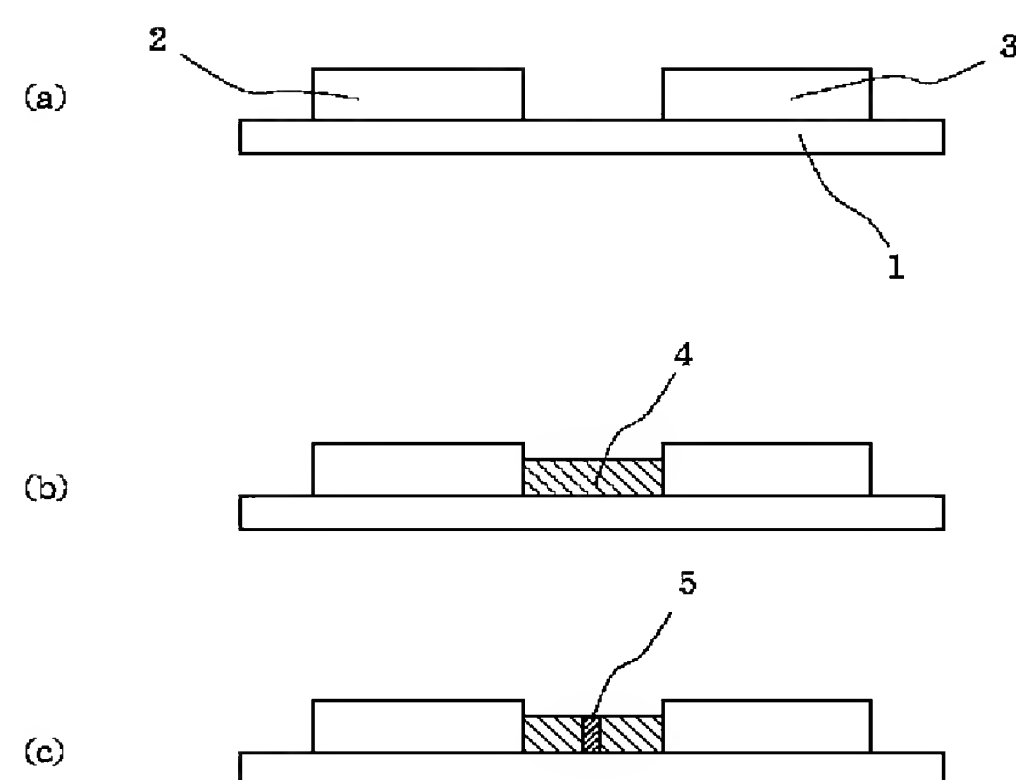
【図10】



【図11】



【図15】



PAT-NO: JP409115433A

**DOCUMENT-
IDENTIFIER:** JP 09115433 A

TITLE: MANUFACTURE OF
ELECTRON EMITTING
ELEMENT, ELECTRON
SOURCE, DISPLAY ELEMENT
AND IMAGE FORMING
DEVICE

PUBN-DATE: May 2, 1997

INVENTOR-INFORMATION:

NAME	COUNTRY
------	---------

KOBAYASHI, TATSU	
------------------	--

ASSIGNEE-INFORMATION:

NAME	COUNTRY
------	---------

CANON INC	N/A
-----------	-----

APPL-NO: JP07296017

APPL-DATE: October 20, 1995

INT-CL (IPC): H01J009/02 , H01J001/30 , H01J031/12

ABSTRACT:

PROBLEM TO BE SOLVED: To manufacture an electron emitting element which is excellent in an electron emitting characteristic without using a photolithographic technology.

SOLUTION: In a manufacturing method of an electron emitting element to form a conductive thin film 4 containing an electron emitting part between opposed electrodes, a process to form the conductive thin film 4 applies solution containing a material being a core of electroless plating in a droplet condition, and next, forms the thin film by soaking it in an electroless plating solution bath composition containing metallic salt being a core of the thin film.

COPYRIGHT: (C)1997,JPO